

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :
Hitoshi IKEDA :
Serial No.: [NEW] : Attn: Applications Branch
Filed: July 15, 2003 : Attorney Docket No.: OKI.549
For: NEGATIVE FEEDBACK AMPLIFIER WITH ELECTROSTATIC DISCHARGE
PROTECTION CIRCUIT

CLAIM OF PRIORITY

Honorable Assistant Commissioner for Patents and Trademarks,
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant, in the above-identified application, hereby claims the priority date
under the International Convention of the following Japanese application:


Appln. No. 2003-009085 filed January 17, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC


Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: July 15, 2003

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2003年 1月17日

出願番号

Application Number:

特願2003-009085

[ST.10/C]:

[JP2003-009085]

出願人

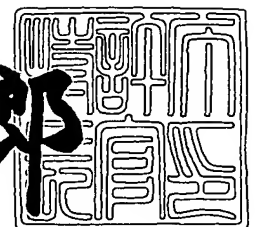
Applicant(s):

沖電気工業株式会社

2003年 5月 6日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3032014

【書類名】 特許願

【整理番号】 KA003883

【提出日】 平成15年 1月17日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 27/04

【発明者】

【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社
社内

【氏名】 池田 等

【特許出願人】

【識別番号】 000000295

【氏名又は名称】 沖電気工業株式会社

【代理人】

【識別番号】 100086807

【弁理士】

【氏名又は名称】 柿本 恭成

【手数料の表示】

【予納台帳番号】 007412

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9001054

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 負帰還増幅器

【特許請求の範囲】

【請求項 1】 第 1 及び第 2 の電源端子から電源が供給される増幅器の出力端子と入力端子の間に帰還抵抗を接続した負帰還増幅器において、

前記帰還抵抗を前記入力端子側の第 1 の抵抗と前記出力端子側の第 2 の抵抗に分割する分割ノードを設けると共に、

第 1 電極が前記第 1 の電源端子に接続され、第 2 電極が前記分割ノードに接続された第 1 のダイオードと、

第 1 電極が前記第 2 の電源端子に接続され、第 2 電極が前記分割ノードに接続された第 2 のダイオードとを、

設けたことを特徴とする負帰還増幅器。

【請求項 2】 第 2 電極が前記第 1 の電源端子に接続され、第 1 電極が前記分割ノードに接続された第 3 のダイオードと、

第 2 電極が前記第 2 の電源端子に接続され、第 1 電極が前記分割ノードに接続された第 4 のダイオードとを、

設けたことを特徴とする請求項 1 記載の負帰還増幅器。

【請求項 3】 第 1 及び第 2 の電源端子から電源が供給される増幅器の出力端子と入力端子の間に帰還抵抗を接続した負帰還増幅器において、

前記帰還抵抗を前記入力端子側から前記出力端子側に順次第 1、第 2 及び第 3 の抵抗に分割する第 1 及び第 2 の分割ノードを設けると共に、

第 1 電極が前記第 1 の電源端子に接続され、第 2 電極が前記第 1 の分割ノードに接続された第 1 のダイオードと、

第 1 電極が前記第 2 の電源端子に接続され、第 2 電極が前記第 1 の分割ノードに接続された第 2 のダイオードと、

第 2 電極が前記第 1 の電源端子に接続され、第 1 電極が前記第 2 の分割ノードに接続された第 3 のダイオードと、

第 2 電極が前記第 2 の電源端子に接続され、第 1 電極が前記第 2 の分割ノードに接続された第 4 のダイオードとを、

設けたことを特徴とする負帰還増幅器。

【請求項 4】 前記電源端子および前記分割ノード間に接続されるダイオードは、複数の素子を直列に接続して構成されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の負帰還増幅器。

【請求項 5】 第 1 及び第 2 の電源端子から電源が供給される増幅器の出力端子と入力端子の間に帰還抵抗を接続した負帰還増幅器において、

前記帰還抵抗を前記入力端子側の第 1 の抵抗と前記出力端子側の第 2 の抵抗に分割する分割ノードを設けると共に、

第 1 電極が前記第 1 の電源端子に接続され、第 2 電極が接続ノードに接続された第 1 のダイオードと、

第 1 電極が前記第 2 の電源端子に接続され、第 2 電極が前記接続ノードに接続された第 2 のダイオードと、

第 1 電極が前記接続ノードに接続され、第 2 電極が前記分割ノードに接続された第 3 のダイオードとを、

設けたことを特徴とする負帰還増幅器。

【請求項 6】 第 1 及び第 2 の電源端子から電源が供給される増幅器の出力端子と入力端子の間に帰還抵抗を接続した負帰還増幅器において、

前記帰還抵抗を前記入力端子側から前記出力端子側に順次第 1、第 2 及び第 3 の抵抗に分割する第 1 及び第 2 の分割ノードを設けると共に、

第 1 電極が前記第 1 の電源端子に接続され、第 2 電極が第 1 の接続ノードに接続された第 1 のダイオードと、

第 1 電極が前記第 2 の電源端子に接続され、第 2 電極が前記第 1 の接続ノードに接続された第 2 のダイオードと、

第 1 電極が前記第 1 の接続ノードに接続され、第 2 電極が前記第 1 の分割ノードに接続された第 3 のダイオードと、

第 2 電極が前記第 1 の電源端子に接続され、第 1 電極が第 2 の接続ノードに接続された第 4 のダイオードと、

第 2 電極が前記第 2 の電源端子に接続され、第 1 電極が前記第 2 の接続ノードに接続された第 5 のダイオードと、

第 2 電極が前記第 2 の接続ノードに接続され、第 1 電極が前記第 2 の分割ノードに接続された第 6 のダイオードとを、
設けたことを特徴とする負帰還増幅器。

【請求項 7】 前記電源端子及び前記接続ノード間に接続されるダイオードは、複数の素子を直列に接続して構成されていることを特徴とする請求項 5 または 6 記載の負帰還増幅器。

【請求項 8】 前記各ダイオードの第 1 電極はアノードであり、第 2 電極はカソードであることを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の負帰還増幅器。

【請求項 9】 前記増幅器を高電子移動度トランジスタで構成すると共に、前記各ダイオードを該増幅器と同一プロセスで形成されたショットキー・ダイオードで構成したことを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の負帰還増幅器。

【請求項 10】 前記第 1 の抵抗の抵抗値は、 $10 \sim 100 \Omega$ であることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の負帰還増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高速光ファイバ通信システム等で用いられる負帰還増幅器、特にその信頼性向上技術に関するものである。

【0002】

【従来の技術】

【0003】

【特許文献 1】

特開 2001-110993 号公報

【0004】

静電気放電 (Electrostatic Discharge: ESD) は、半導体装置が配置されている機器の他の回路部分や絶縁物、また半導体装置を取り扱う人間の体などから発生し、半導体装置の損傷を引き起こす。ESD は半導体装置の信頼性を左右す

る重要な要因であり、より安定した動作を確保するために、E S Dに対する耐圧を十分高めることが望ましい。

【0005】

このようなE S Dによって特に損傷を受けやすいのが、入力部に位置する増幅用のトランジスタである。この損傷は、一般的には熱破壊と考えられている。即ち、E S Dが加わることにより、電極金属と半導体の接合部に電流が流れ、これにより温度が上昇して接合部の抵抗が低くなって熱暴走が生じ、この接合部が溶解して破壊されることが考えられている。

【0006】

このようなE S Dから半導体装置を保護するために、増幅回路の入力側または出力側に、所定電圧以上で動作するように設計されたツェナーダイオードなどを設ける方法が従来から行われている。

【0007】

図2 (a) ~ (c) は、従来の増幅器における静電保護回路の説明図である。

図2 (a) は、保護対象の増幅器 (AMP) 1 の入力端子と、プラス側の電源端子2 及びマイナス側の電源端子3 との間に、ダイオード4, 5 をそれぞれ逆バイアス方向となるように接続したものである。これにより、入力端子にE S Dが印加されたときにはダイオード4 ないしダイオード5 が導通することによって、E D Sから増幅器1 が保護される。しかしながら、増幅器1 の入力端子と電源端子2, 3 との間に接続されたダイオード4, 5 の容量成分の影響のため、高周波特性が低下するという問題があった。

【0008】

図2 (b), (c) は、高周波特性を損なわずにE S Dから半導体装置を保護するための静電保護回路として、前記特許文献1 に記載されたものである。

【0009】

図2 (b) では、高電子移動度トランジスタ (High Electron Mobility Transistor: HEMT) で構成された保護対象の増幅器1 の入力端子に、保護用のダイオード6 のカソードを接続し、このダイオード6 のアノードをプラス側の電源端子2 に接続している。更に、増幅器1 の入力端子に保護用のダイオード7 のカソ

ードを接続し、このダイオード7のアノードをマイナス側の電源端子3に接続している。これらのダイオード6, 7は、増幅器1と同一プロセスで形成されるHEMTのソースとドレインを短絡配線したショットキー・ダイオードを、通常の入力信号に対してオフ状態となるように複数個直列に接続したものである。

【0010】

図2(c)では、図2(b)に示したようにダイオード6, 7のカソードを入力端子に直接接続するのではなく、ダイオード8を介して接続するようにしている。このような構成により、高周波素子の特性を劣化させることなく、ESD耐圧を向上させることができるとされている。

【0011】

【発明が解決しようとする課題】

しかしながら、従来の静電保護回路では、次のような課題があった。

例えば、高速光ファイバ通信システムでは、光ファイバを通して運ばれた光信号は、フォトダイオード等の光電変換素子によって電流信号に変換され、この電流信号が負帰還増幅器によって電圧に変換されて増幅される。負帰還増幅器には、低雑音、高ダイナミックレンジ、高帯域及び高利得といった特性が要求され、一般的には出力側と入力側の間に帰還抵抗が接続されたトランスインピーダンス型増幅器と呼ばれる増幅器が用いられる。

【0012】

ところで、負帰還増幅器の周波数帯域 f_w は、次式のように表される。

$$f_w = A / (2\pi \cdot R_f \cdot C_{in})$$

【0013】

ここで、 A は増幅器の開ループ利得、 R_f は帰還抵抗、 C_{in} は入力容量である。また、入力容量 C_{in} は、「フォトダイオード等の接合容量」、「増幅器の入力容量」、及び「実装上付加される浮遊容量」の合計である。

【0014】

例えば、10Gbpsクラスで動作する負帰還増幅器の場合、通常用いられるフォトダイオードの接合容量は150fF程度、増幅器の入力容量は50～100fF程度、そして浮遊容量は数十fF程度と予測され、これらの合計の入力容

量 C_{in} は、概ね200～300 fFとなる。

【0015】

このような負帰還増幅回路に、図2(a)～(c)のような静電保護回路を付加すると、保護ダイオード自体が数百 fF以上の容量を有するため、入力容量 C_{in} は2倍以上に増加し、所望の周波数帯域 f_w を得ることが困難であった。

【0016】

本発明は、周波数帯域 f_w の減少が少なく、かつ有効なESD保護が可能な負帰還増幅器を提供するものである。

【0017】

【課題を解決するための手段】

前記課題を解決するために、本発明は、第1及び第2の電源端子から電源が供給される増幅器の出力端子と入力端子の間に帰還抵抗を接続した負帰還増幅器において、前記帰還抵抗を前記入力端子側の第1の抵抗と前記出力端子側の第2の抵抗に分割する分割ノードを設けると共に、第1電極（アノード）が前記第1の電源端子に接続され、第2電極（カソード）が前記分割ノードに接続された第1のダイオードと、第1電極が前記第2の電源端子に接続され、第2電極が前記分割ノードに接続された第2のダイオードとを設けている。

【0018】

本発明によれば、以上のように負帰還増幅器を構成したので、次のような作用が得られる。

【0019】

負帰還増幅器の入力端子に入力された入力信号は、増幅器と帰還抵抗によってトランスインピーダンス型の増幅が行われる。この時、帰還抵抗中に設けられた分割ノードと第1及び第2の電源端子の間には、第1及び第2のダイオードが接続されているが、分割された第1の抵抗の成分によって入力容量の増加は少なく、周波数帯域の減少は僅かである。一方、入力端子にESDが印加されると、これらの第1または第2のダイオードがオン状態となり、電流はダイオードを介して第1または第2の電源端子に流れる。これにより、増幅器はESDから保護される。

【 0 0 2 0 】

【発明の実施の形態】

(第 1 の実施形態)

図 1 は、本発明の第 1 の実施形態を示す負帰還増幅器の構成図である。

この負帰還増幅器は、高速光ファイバ通信システムにおいて、光信号を電気信号に変換して増幅する入力用の増幅器で、光信号 $L i n$ の強度に応じて導通状態が変化するフォトダイオード等の光電変換素子 9 からの電流信号が入力される入力端子 1 1 を有している。入力端子 1 1 には、HEMT で構成された保護対象の増幅器 (AMP) 1 2 が接続され、この増幅器 1 2 の出力側は出力端子 1 3 に接続されている。増幅器 1 2 には、プラス側の電源端子 1 4 から電源電圧 $V D D$ が与えられ、マイナス側の電源端子 1 5 から電源電圧 $V S S$ が与えられるようになっている。

【 0 0 2 1 】

また、入力端子 1 1 と出力端子 1 3 の間には、抵抗 1 6 a, 1 6 b を直列接続した帰還抵抗 1 6 が接続されている。抵抗 1 6 a, 1 6 b の一端は、それぞれ入力端子 1 1 と出力端子 1 3 に接続され、この抵抗 1 6 a, 1 6 b の接続点がノード $N 1$ となっている。

【 0 0 2 2 】

更に、ノード $N 1$ には保護用のダイオード 1 7, 1 8 のカソードが接続され、これらのダイオード 1 7, 1 8 のアノードは、それぞれ電源端子 1 4, 1 5 に接続されている。これらのダイオード 1 7, 1 8 は、増幅器 1 2 と同一プロセスで形成されるバイアス調整用のダイオード (HEMT のゲート長を長くし、ソースとドレインを短絡配線させた構造のショットキー・ダイオード) を、ESD 保護用のダイオードとして、通常の入力信号に対してオフ状態となるように複数個直列に接続したものである。

【 0 0 2 3 】

例えば、この負帰還増幅器を 5 V の単一電源で駆動し、入力を中心バイアス電圧を 2 V とするように設計した場合、ダイオード素子 1 個の順方向の導通開始電圧は 0. 5 V 程度であるので、ダイオード 1 7, 1 8 は、それぞれ 7 個、5 個の

ダイオード素子を直列接続して構成する。

【0024】

このように本実施形態においては、複数個直列に接続されたダイオード素子によってノードN1と電源端子の間に接続されるダイオード17, 18を構成することにより、通常動作時にはオフ状態となり、ESDに対してはオン状態となるESD保護用ダイオードを実現している。

【0025】

このような負帰還増幅器における増幅動作は、従来と同様であり、光電変換素子9から入力端子11に入力された電流信号は、帰還抵抗16を流れることによって電圧に変換され、更に、増幅器12とこの帰還抵抗16による帰還増幅回路で増幅され、出力端子13に増幅された信号が出力される。なお、ESD保護用のダイオード17, 18は、抵抗16aを介して入力端子11に接続されているので、これらのダイオード17, 18による入力容量の増加は、入力端子11と電源端子14, 15の間に直接接続した場合に比べて低減される。

【0026】

一方、入力端子11に負極性のESD（例えば、-400V）が印加されると、保護用のダイオード17または18がオン状態となり、電源端子14または15から、このダイオード17, 18及び抵抗16aを介して入力端子11に電流が流れる。これにより、増幅器12の入力側に印加されるESD電圧は低減される。一般に、増幅器12の入力段に使用されるHEMTは、負極性の高電圧に対する耐圧が低く、正極性の高電圧に対する耐圧は高い。従って、このようなダイオード17, 18により、負極性のESDに対する耐圧を高くすることができる。

【0027】

ESD耐圧を高くするためには抵抗16aの値を小さくすることが有効であるが、この抵抗16aの値を小さくするとダイオード17, 18によって入力容量が大きくなり、周波数帯域は狭くなる。従って、所望のESD耐圧と周波数帯域の兼ね合いによって、抵抗16aの値を決定する必要がある。

【0028】

図3は、図1における抵抗16aの値を変化させたときの周波数帯域とESD耐圧のシミュレーション結果を示すグラフである。なお、増幅度が低周波に対する最大増幅度よりも3dB低下する周波数を、周波数帯域としている。

【0029】

このシミュレーションでは、増幅器12として、GaAs/AlGaAs系のHEMT素子を使用し、そのゲート幅は $100\mu\text{m}$ 、及びゲート長は $0.1\mu\text{m}$ としている。また、保護用のダイオード17、18は、同じくGaAs/AlGaAs系のもので、ショットキー電極（ダイオードのアノード電極、即ち、HEMTのゲート電極に相当する）が、 $30\mu\text{m}\times 2\mu\text{m}$ のものを直列に接続して構成している。図3には、帰還抵抗16の全体の抵抗値 R_f を一定（ 350Ω ）として、入力端子11側の抵抗16aの抵抗値 R_a を $0\Omega\sim 150\Omega$ の間で変化させた場合の特性を示している。

【0030】

この図3に示すように、抵抗値 R_a を 100Ω 以下にすることにより、数百V以上のESD耐圧が得られ、静電保護回路としての機能をほぼ果たすことができると考えられる。一方、抵抗値 R_a の下限は所望の周波数帯域によって決定されるが、 10Ω であれば 8.5GHz の周波数帯域が得られるので、抵抗値 R_a の適切な範囲としては、 $10\sim 100\Omega$ 程度と考えられる。

【0031】

以上のように、この第1の実施形態の負帰還増幅器は、帰還抵抗16の途中のノードN1と電源端子14、15との間に保護用のダイオード17、18を接続しているので、周波数帯域をほとんど減少させずに、効果的に負極性のESDに対する保護ができるという利点がある。

【0032】

（第2の実施形態）

図4は、本発明の第2の実施形態を示す負帰還増幅器の構成図であり、図1中の要素と共通の要素には共通の符号が付されている。

【0033】

この負帰還増幅器では、図1の負帰還増幅器の保護用のダイオード17、18

に加えて、極性を逆にした保護用のダイオード19, 20を設けている。ダイオード19, 20のアノードはノードN1に接続され、カソードがそれぞれ電源端子14, 15に接続されている。これらのダイオード19, 20は、ダイオード17, 18と同様に、増幅器12と同一プロセスで形成されるHEMTのソースとドレインを短絡配線したショットキー・ダイオードを、通常の入力信号に対してオフ状態となるように複数個直列に接続したものである。

【0034】

この負帰還増幅器における増幅動作は、図1の第1の実施形態と同様である。

一方、入力端子11に負極性のESDが印加される場合には、第1の実施形態と同様に、ダイオード17または18がオン状態となり、電源端子14または15からダイオード17または18、及び抵抗16aを介して入力端子11に電荷が流れる。また、ESDが正極性の場合には、ダイオード19または20がオン状態となり、入力端子11から抵抗16a及びダイオード19または20を介して電源端子14または15に電荷が流れる。これにより、増幅器12の入力側に印加されるESDは低減される。

【0035】

以上のように、この第2の実施形態の負帰還増幅器は、帰還抵抗16の途中のノードN1と電源端子14, 15との間に4組の保護用のダイオード17~20を接続しているので、第1の実施形態の利点に加えて、加わるESDの極性に拘らず、確実に保護ができるという利点がある。

【0036】

(第3の実施形態)

図5は、本発明の第3の実施形態を示す負帰還増幅器の構成図であり、図1中の要素と共通の要素には共通の符号が付されている。

【0037】

この負帰還増幅器では、図1の保護用のダイオード17, 18に代えて、若干構成の異なる保護用のダイオード17A, 18A, 21を設けている。即ち、ダイオード17A, 18AのカソードはノードN2に接続され、これらのダイオード17A, 18Aのアノードがそれぞれ電源端子14, 15に接続されている。

更に、ノードN2にはダイオード21のアノードが接続され、このダイオード21のカソードがノードN1に接続されている。

【0038】

この負帰還増幅器における増幅動作とESD保護動作は、図1の第1の実施形態と同様である。本実施形態においては、複数個直列に接続されたダイオード素子によってノードN2と電源端子の間に接続されるダイオード17A, 18Aを構成し、これらのダイオード17A, 18AとノードN2, N1間に接続されるダイオード21により、通常動作時にはオフ状態となり、ESDに対してはオン状態となるESD保護用ダイオードを実現している。

【0039】

以上のように、この第3の実施形態の負帰還増幅器は、ダイオード17A, 18Aの両方に直列となるように接続された共通のダイオード21を有している。これにより、例えば図1のダイオード17, 18が、それぞれ7個及び5個のダイオード素子を直列に接続したものであれば、図5のダイオード17A, 18Aは、それぞれ6個及び4個のダイオード素子を直列に接続すれば良い。これにより、必要な保護用のダイオード素子の数を削減し、かつ第1の実施形態と同様の利点が得られる。

【0040】

(第4の実施形態)

図6は、本発明の第4の実施形態を示す負帰還増幅器の構成図であり、図4中の要素と共通の要素には共通の符号が付されている。

【0041】

この負帰還増幅器では、帰還抵抗16を3個の抵抗16x, 16y, 16zで構成している。抵抗16xは入力端子11とノードN11の間に接続され、抵抗16yはノードN11, N12間に接続され、抵抗16zはノードN12と出力端子13の間に接続されている。なお、抵抗16xの抵抗値は10～100Ω、抵抗16yの抵抗値は0～100Ω、また3個の抵抗16x, 16y, 16zの合計は350Ω程度である。

【0042】

ノードN11には、保護用のダイオード17、18のカソードが接続され、ノードN12には、保護用のダイオード19、20のアノードが接続されている。その他の構成は、図4と同様である。

【0043】

この負帰還増幅器における増幅動作は、図4の第2の実施形態と同様である。

一方、入力端子11に負極性のESDが印加される場合には、第4の実施形態と同様に、ダイオード17または18がオン状態となり、電源端子14または15からダイオード17または18及び抵抗16xを介して入力端子11に電流が流れる。また、ESDが正極性の場合には、ダイオード19または20がオン状態となり、入力端子11から抵抗16x、16y及びダイオード19または20を介して電源端子14または15に電流が流れる。これにより、増幅器12の入力側に印加されるESDは低減される。

【0044】

この時、入力端子11に印加される正負のESD電圧の絶対値が同じ場合、入力端子11とノードN11、N12間の抵抗値の相違により、増幅器12の入力側に印加される正極性のESD耐圧は、負極性のESD耐圧よりも大きくなる。しかしながら、前述したように、増幅器12の入力段に使用されるHEMTは、正極性の高電圧に対する耐圧が負極性の高電圧に対する耐圧よりも高いので、抵抗16yの抵抗値を適切に設定することにより、正負で同等の耐圧を持たせることができる。

【0045】

一方、ダイオード19、20の入力容量に対する影響は、抵抗16yが追加されたことによって図4よりも小さくなり、周波数帯域の減少を更に軽減することができる。

【0046】

以上のように、この第4の実施形態の負帰還増幅器は、帰還抵抗16を3分割し、入力端子11に近いノードN11に保護用のダイオード17、18のカソードを接続し、この入力端子11から遠いノードN12に保護用のダイオード19、20のアノードを接続している。これにより、第2の実施形態と同様に入力さ

れる E S D 電圧の極性に拘らず、確実に保護ができるという利点に加えて、第 2 の実施形態よりも周波数帯域の減少を軽減することができるという利点がある。

【0047】

(第 5 の実施形態)

図 7 は、本発明の第 5 の実施形態を示す負帰還増幅器の構成図であり、図 6 中の要素と共通の要素には共通の符号が付されている。

【0048】

この負帰還増幅器では、図 6 のダイオード 1 7, 1 8 に代えて、図 5 と同様の構成の保護用のダイオード 1 7 A, 1 8 A, 2 1 を設けると共に、ダイオード 1 9, 2 0 に代えて、保護用のダイオード 1 9 A, 2 0 A, 2 2 を設けている。即ち、ダイオード 1 7 A, 1 8 A のカソードはノード N 1 3 に接続され、これらのダイオード 1 7 A, 1 8 A のアノードがそれぞれ電源端子 1 4, 1 5 に接続されている。更に、ノード N 1 3 にはダイオード 2 1 のアノードが接続され、このダイオード 2 1 のカソードがノード N 1 1 に接続されている。

【0049】

また、ダイオード 1 9 A, 2 0 A のアノードはノード N 1 4 に接続され、これらのダイオード 1 9 A, 2 0 A のカソードがそれぞれ電源端子 1 4, 1 5 に接続されている。更に、ノード N 1 4 にはダイオード 2 2 のカソードが接続され、このダイオード 2 2 のアノードがノード N 1 2 に接続されている。その他の構成は、図 6 と同様である。

【0050】

この負帰還増幅器における増幅動作は、図 6 の第 4 の実施形態と同様である。

また、入力端子 1 1 に E S D 電圧が印加されたときの動作も、図 6 の第 4 の実施形態とほぼ同様である。但し、ダイオード 1 7 A, 1 8 A に流れる電流は、共通のダイオード 2 1 を介して流れ、ダイオード 1 9 A, 2 0 A に流れる電流は、共通のダイオード 2 2 を介して流れる。

【0051】

以上のように、この第 5 の実施形態の負帰還増幅器は、ダイオード 1 7 A, 1 8 A の両方に直列となるように接続された共通のダイオード 2 1 と、ダイオード

19A, 20Aの両方に直列となるように接続された共通のダイオード22を有している。従って、第3の実施形態と同様に、必要な保護用のダイオード素子の数を削減することができると共に、第4の実施形態と同様の利点を得られる。

【0052】

なお、本発明は、上記実施形態に限定されず、種々の変形が可能である。この変形例としては、例えば、次のようなものがある。

【0053】

(a) 帰還抵抗16や、これを構成する抵抗16a, 16b等の抵抗値は、例示した値に限定されない。

【0054】

(b) 直列に接続された保護用のダイオード17, 18等の数は、例示したものに限定されない。電源電圧や増幅器12の入力動作点のバイアス電圧等に応じて、通常の入力信号のレベルではオン状態とならないように、適切な数のダイオード素子を使用する必要がある。

【0055】

(c) 光信号を電気信号に変換して増幅する入力用の増幅器について説明したが、帰還抵抗を有する負帰還増幅器であれば、どのようなものに対しても同様に適用可能である。

【0056】

(d) 図6及び図7では、増幅器12の入力段のHEMTが負極性のESDに対して弱いことを前提にして、保護用のダイオード17~20等の極性を設定しているが、増幅器12の入力段の特性によっては、保護用のダイオード17~20等の極性を逆にする場合も考えられる。

【0057】

【発明の効果】

以上詳細に説明したように、本発明によれば、帰還抵抗の中間に分割ノードを設け、この分割ノードと第1及び第2の電源端子との間に、それぞれ第1及び第2の保護用のダイオードを設けている。これにより、保護用のダイオードによる入力容量の増加が抑制され、周波数帯域の減少を少なくすることができる。また

、入力端子に印加される E S D は、保護用のダイオードを介して電源端子にバイパスされ、増幅器が効果的に保護される。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態を示す負帰還増幅器の構成図である。

【図 2】

従来の増幅器における静電保護回路の説明図である。

【図 3】

図 1 における抵抗 1 6 a の値を変化させたときの周波数帯域と E S D 耐圧のシミュレーション結果を示すグラフである。

【図 4】

本発明の第 2 の実施形態を示す負帰還増幅器の構成図である。

【図 5】

本発明の第 3 の実施形態を示す負帰還増幅器の構成図である。

【図 6】

本発明の第 4 の実施形態を示す負帰還増幅器の構成図である。

【図 7】

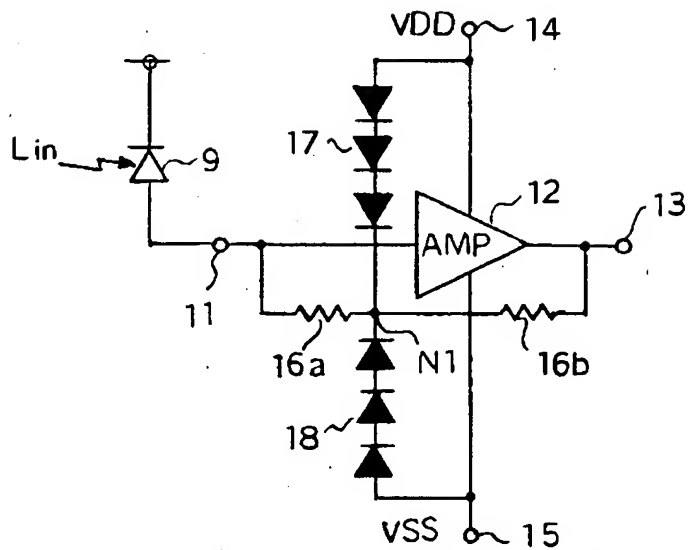
本発明の第 5 の実施形態を示す負帰還増幅器の構成図である。

【符号の説明】

- 1 1 入力端子
- 1 2 増幅器
- 1 3 出力端子
- 1 4, 1 5 電源端子
- 1 6 帰還抵抗
- 1 7 ~ 2 2 ダイオード

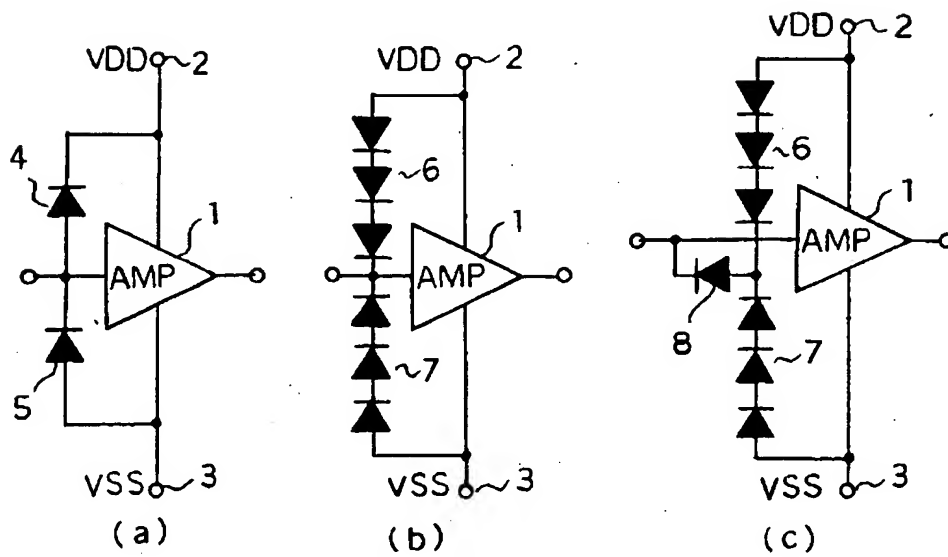
【書類名】 図面

【図 1】



本発明の第 1 の実施形態の負帰還増幅器

【図 2】



従来の静電保護回路

【図3】

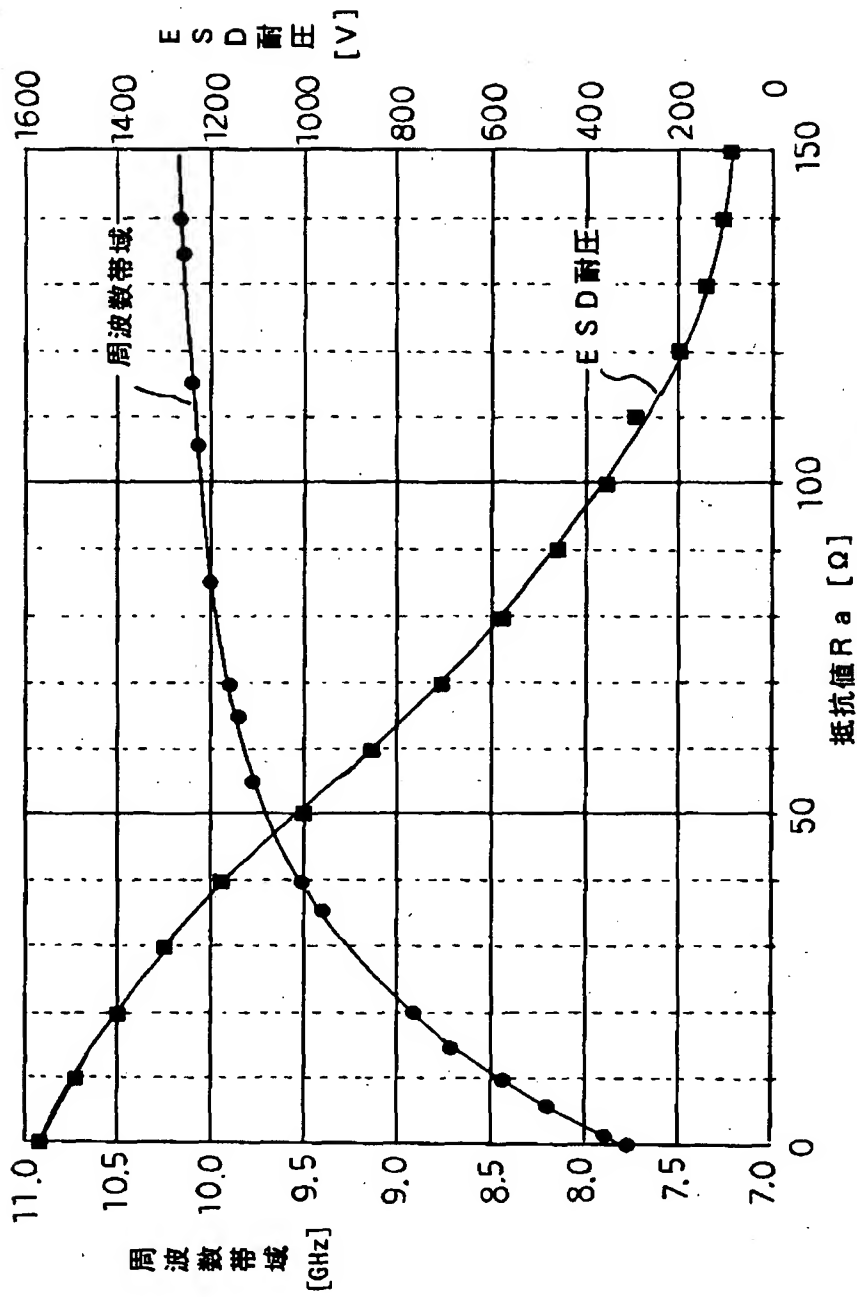
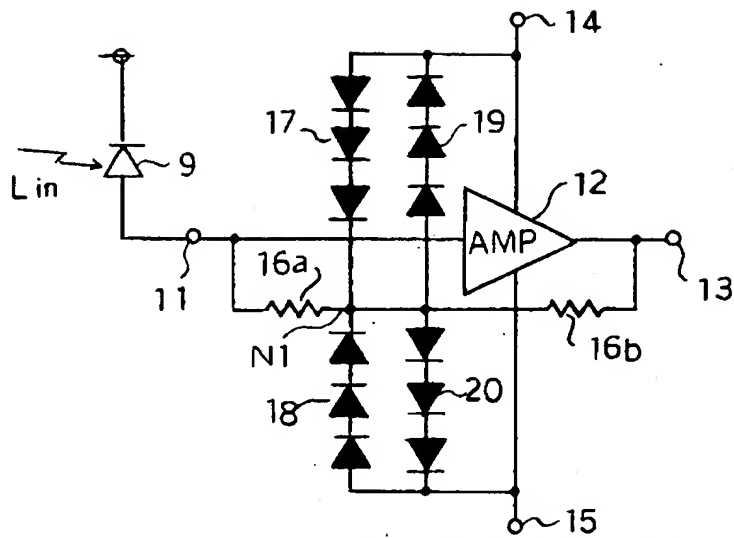


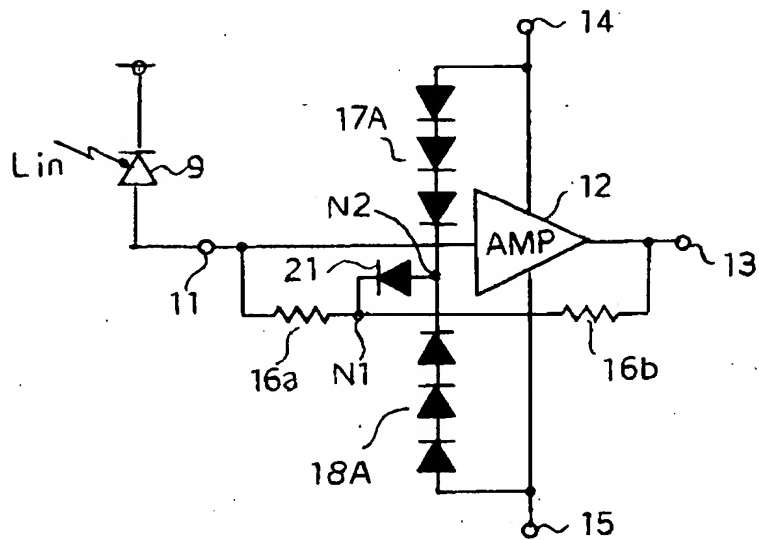
図1のシミュレーション結果

【図 4】



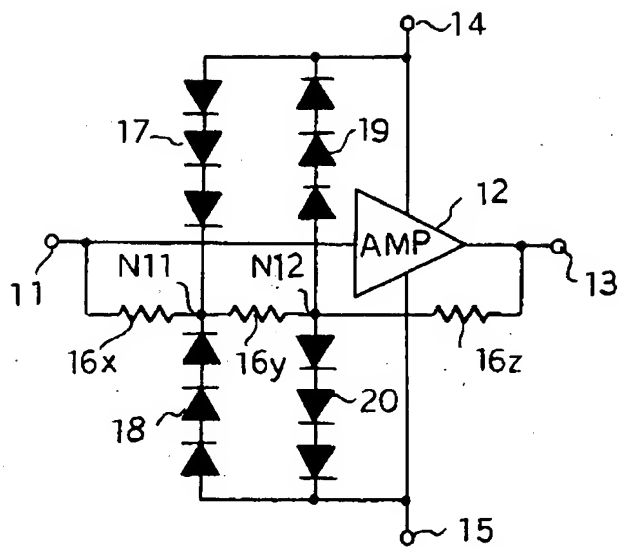
本発明の第 2 の実施形態の負帰還増幅器

【図 5】



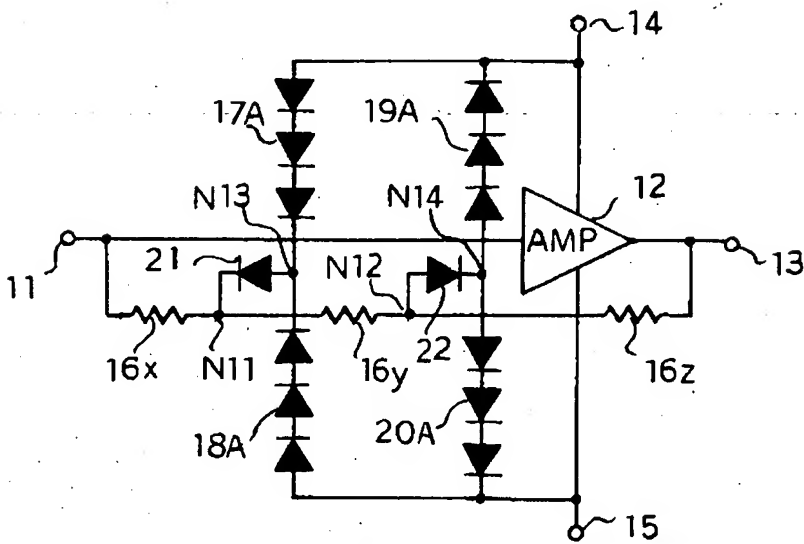
本発明の第 3 の実施形態の負帰還増幅器

【図6】



本発明の第4の実施形態の負帰還増幅器

【図7】



本発明の第5の実施形態の負帰還増幅器

【書類名】 要約書

【要約】

【課題】 周波数帯域の減少が少なく、かつ有効な静電気放電（ESD）保護が可能な負帰還増幅器を提供する。

【解決手段】 増幅器 12 の出力端子 13 と入力端子 11 の間に接続された帰還抵抗 16 の中間に設けられたノード N1 と、電源端子 14, 15 との間に、それぞれ ESD 保護用のダイオード 17, 18 を接続する。入力端子 11 とノード N1 間の抵抗 16a の値で ESD 耐圧と周波数帯域が変化するが、 $10 \sim 100 \Omega$ に設定することにより、周波数帯域をほとんど減少させず、かつ、必要な ESD 耐圧を確保することができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 東京都港区虎ノ門1丁目7番12号
氏 名 沖電気工業株式会社